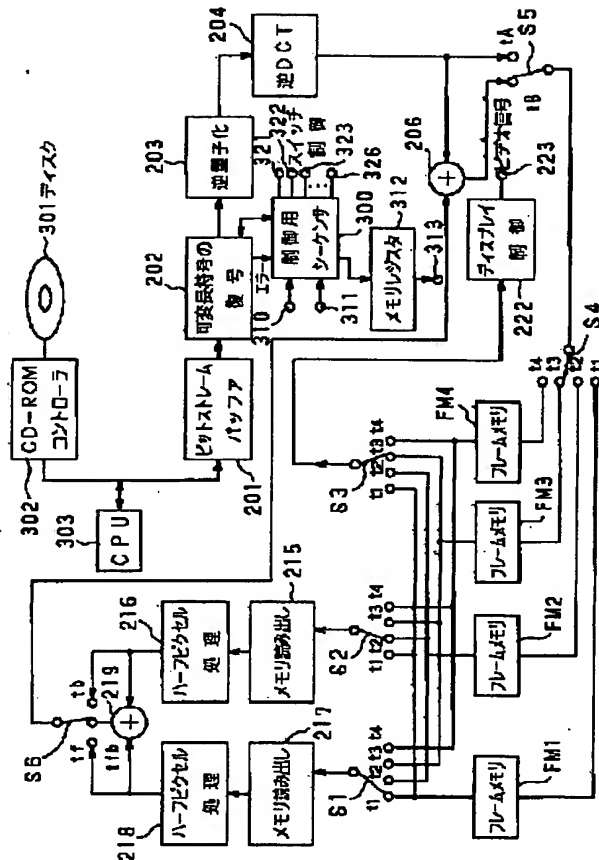


Patent Abstracts of Japan

TITLE : PICTURE REPRODUCTION DEVICE



COPYRIGHT: (C)1996,JPO

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] CD-ROM and CD-I (CD-interactive : CD-Interactive) which are the read-only memory using the so-called compact disc for which the image information by which compression coding of this invention was carried out using inter-frame correlation was recorded, for example etc. -- it is related with the picture reproducer which reproduces and decrypts the image information by which compression coding was carried out from an information record medium.

[0002]

[Description of the Prior Art] Conventionally, as the technique of carrying out compression coding of the picture signal, although many things are proposed, there is a method specified as the one example in the so-called MPEG (Moving Picture Expert Group) which is the international-standards-ized WG of for example, a color dynamic-image coding method. That is, the coding method specified by this MPEG is a low bit rate coding method of the picture signal for the so-called digital storage media, and it drops the redundancy of the direction of a time-axis on taking the difference between images, and he is trying to drop the redundancy of space shaft orientations after that using the so-called discrete cosine transform (DCT) processing and the so-called variable-length sign.

[0003] I picture (intra coded image : Intra-coded picture) and P picture (forward prediction coded-image-redictive-coded picture) which mention the image of a frame later in the coding method by this MPEG Or it considers as one picture of three kinds of pictures of B picture (both-directions predicting-coding image: Bidirectionally-coded picture), and is made to carry out compression coding of the picture signal.

[0004] Here, among each picture of I, P, and B, by I picture, it encodes as it is and the picture signal for one frame is transmitted. On the other hand, in P picture, the difference from the picture signal of I picture preceded fundamentally in time than it or P picture is encoded and transmitted. Moreover, in B picture, it asks for the difference from the average of both the frame preceded fundamentally in time than it and the frame which carries out backward, and the difference is encoded and transmitted.

[0005] Moreover, the structure of the data which the coding method of MPEG mentioned above deals with is the layered structure which becomes order from a block layer, a macro block layer, a slice layer, a picture layer, the GRU PUOB picture (GOP: Group of Picture) layer, and a video sequence layer from the bottom, as shown in drawing 2 . Hereafter, in this drawing 2 , it explains briefly sequentially from a lower layer.

[0006] First, the unit block of the above-mentioned block layer consists of pixels (8 line x8 pixel pixel) of ***** 8x8 of brightness or the color difference. DCT (discrete cosine transform) is applied for this the unit block of every.

[0007] Next, the macro block of the above-mentioned macro block layer is the brightness block (unit block of brightness) Y0 of four ***** , Y1, Y2, and Y3 to right and left and the upper and lower sides. The color difference block (unit block of the color difference) Cr which corresponds to the location same on an image as the above-mentioned brightness block, and Cb It consists of six blocks in all. The order of transmission of these blocks is Y0, Y1, Y2, Y3, Cr, and Cb. It is order.

[0008] The above-mentioned slice layer consists of one or more macro blocks which stand in a row in order of the scan of an image. With the head (header) of a slice, it is made as [return / it / even

when the motion vector in an image and the difference of DC (direct current) component are reset, the first macro block has data in which the location within an image is shown, therefore an error takes place].

[0009] In the above-mentioned picture layer, a picture, i.e., one-sheet the image of one sheet, consists of one or more above-mentioned slices at least. and the method of each coding -- following - the above-mentioned I picture, P picture, B picture, and DC -- intra -- it is classified into four kinds of images of a coded image (DC coded (D) picture).

[0010] Here, in the above-mentioned I picture, when encoding, only the information closed only in the one image is used. In other words, when decrypting, an image can be reconfigured only for own information of I picture. It encodes by carrying out DCT processing as it is in fact, without taking difference.

[0011] In the above-mentioned P picture, I picture or P picture which was located before in time and was already decrypted in the input as a prediction image (image used as the criteria which take difference) is used.

[0012] In the above-mentioned B picture, three kinds of I picture which was before located in time as a prediction image, and was already decrypted or P picture and I picture which was located back in time and was already decrypted or P picture, and the interpolation image made from the both are used.

[0013] Above DC -- intra -- the intra by which a coded image (D picture) is constituted only from a DC multiplier of DCT -- it is a coded image and cannot exist in the same sequence as three sorts of other images.

[0014] The above-mentioned GRU PUOB picture (GOP) layer consists of 1 or an I picture of two or more sheets, and 0 or un-I pictures of two or more sheets. Here, spacing of spacing of the above-mentioned I picture and I picture, or B picture is free. Moreover, spacing of I picture or P picture may change inside the GRU PUOB picture layer concerned.

[0015] The above-mentioned video sequence layer consists of 1 or two or more GRU PUOB picture layers with same image size, image rate, etc.

[0016] The typical example at the time of decrypting and displaying the coded data based on the above-mentioned method is explained using drawing 3 . In addition, in this drawing 3 , in I0 grade in drawing, B-2 etc. shows B picture among [B1] drawing, P6 grade shows P picture for I picture among [P3] drawing, and the number in each picture shows the order of a display. Group of these pictures (group) The following (1) - (15) ... It is decoded in sequence.

[0017] (1) Decode the picture of I0 only from the compressed data corresponding to the I0 concerned (frame internal phase Seki).

[0018] (2) Decode the picture of B1 from the picture of I0 by which decoding was carried out [above-mentioned], and the compressed data corresponding to B1. In addition, when GOP (front GOP) exists also before the present GOP which is carrying out current decoding, the picture concerned of B1 is decoded from the picture of I0 by which the P picture (for example, picture of P15') concerned by which front GOP was decoded, and the present GOP were decoded, and the compressed data corresponding to B1.

[0019] (3) Decode the picture of B-2 from the picture of I0 by which decoding was carried out [above-mentioned], and the compressed data corresponding to B-2. In addition, when front GOP exists, the picture of I0 by which the P picture (picture of P15') concerned by which front GOP was decoded, and the present GOP were decoded, and the picture of the compressed data corresponding to B-2 to the B-2 concerned are decoded.

[0020] (4) Decode the picture concerned of P3 from the picture of I0 by which decoding was carried out [above-mentioned], and the compressed data corresponding to P3.

[0021] (5) Decode the picture of I0 by which decoding was carried out [above-mentioned] and the decoded picture of P3, and the picture of the compressed data corresponding to B4 to the B4 concerned.

[0022] (6) Decode the picture of I0 by which decoding was carried out [above-mentioned] and the decoded picture of P3, and the picture of the compressed data corresponding to B5 to the B5 concerned.

[0023] (7) Decode the picture concerned of P6 from the picture of P3 by which decoding was carried

out [above-mentioned], and the compressed data corresponding to P6.

[0024] (8) Decode the picture concerned of B7 from the picture of P3 by which decoding was carried out [above-mentioned] and the decoded picture of P6, and the compressed data corresponding to B7.

[0025] (9) Decode the picture concerned of B8 from the picture of P3 by which decoding was carried out [above-mentioned] and the decoded picture of P6, and the compressed data corresponding to B8.

[0026] (10) Decode the picture concerned of P9 from the picture of P6 by which decoding was carried out [above-mentioned], and the compressed data corresponding to P9.

[0027] (11) Decode the picture concerned of B10 from the picture of P6 by which decoding was carried out [above-mentioned] and the decoded picture of P9, and the compressed data corresponding to B10.

[0028] (12) Decode the picture concerned of B11 from the picture of P6 by which decoding was carried out [above-mentioned] and the decoded picture of P9, and the compressed data corresponding to B11.

[0029] (13) Decode the picture concerned of P12 from the picture of P9 by which decoding was carried out [above-mentioned], and the compressed data corresponding to P12.

[0030] (14) Decode the picture of B13 from the picture of P9 by which decoding was carried out [above-mentioned] and the decoded picture of P12, and the compressed data corresponding to B13.

[0031] (15) Decode the picture concerned of B14 from the picture of P9 by which decoding was carried out [above-mentioned] and the decoded picture of P12, and the compressed data corresponding to B14. It continues like the following.

[0032] therefore, the sequence of the compressed data supplied to a decoder in order to perform the above decodings -- I0->B1->B-2->P3->B4->B5->P6->B7->B8->P9->B10->B11->P12-> -- it is order like ...

[0033] As mentioned above, the frame is built using inter-frame correlation, a new picture is made from compression coding of the method of Above MPEG using the picture decoded before in the case of a decryption, and the made picture is again used for construction of the following picture. Moreover, the data for re-compounding a front picture from the already decoded picture to the data by which compression coding was carried out by the method of MPEG are not contained, but record transmission of the data of only one direction is carried out as data.

[0034]

[Problem(s) to be Solved by the Invention] By the way, like the method of MPEG mentioned above, as an approach of performing gear change playback more than standard reproduction speed (one X) in the video-signal compression technology using inter-frame correlation, although many things are proposed, the easier and, easy approach of processing is desired.

[0035] Then, this invention is proposed in view of the above actual condition, and aims at offering the picture reproducer which can perform simply and easily gear change playback more than standard reproduction speed in the video-signal compression technology using inter-frame correlation.

[0036]

[Means for Solving the Problem] The predetermined sequence to which one or more coded-image information which is not used for correlation between images between the coded-image information which this invention is proposed in order to attain the purpose mentioned above, and is used for correlation between images will be allotted, In the picture reproducer which obtains a decode playback image from the coded-image information concerned A decryption means to decrypt the above-mentioned coded-image information according to coding processing, 1 of an output means to output the image information by which decryption processing was carried out [above-mentioned], and the coded-image information which is not used for correlation between images by controlling decryption processing with the above-mentioned decryption means, or the output of the above-mentioned output means from 1X at the time of high-speed gear change playback, or two or more coded-image information, It is characterized by having the control means which suspends a decryption or an output.

[0037] The coded-image information used for the above-mentioned correlation between images is a

coded image in an image, and a forward prediction coded image here, and the coded-image information which is not used for the above-mentioned correlation between images is a both-directions predicting-coding image.

[0038]

[Function] According to this invention, even if it does not decrypt the coded-image information which is not used for correlation between images and does not output it again, it does not influence a decryption of the coded-image information on subsequent. For this reason, a control means is suspending a decryption or output of 1 of the coded-image information which is not used for correlation between images, or two or more coded-image information, and has realized high-speed gear change playback from 1X.

[0039]

[Example] Hereafter, with reference to a drawing, the example of this invention is explained in full detail.

[0040] The outline configuration of the picture reproducer of this invention is shown in drawing 1.

[0041] As shown in drawing 1, as an animation sequence of the GOP unit which is a predetermined unit, the picture reproducer of this invention example plays the optical disk 301 which is the information record medium with which it comes to record the animation sequence of a format of MPEG1, decrypts the animation bit stream of a format of MPEG1 concerned, and restores an animation.

[0042] Namely, as the picture reproducer of this example is shown in drawing 1 Between the coded-image information (I picture or P picture) used for correlation between images like a format of the above MPEG 1 It is the picture reproducer which obtains a decode playback image from the coded-image information concerned on the sequence to which one or more coded-image information (B picture) which is not used for correlation between images will be allotted. The configuration from the decryption circuit 202 of the variable-length sign as a decryption means to decrypt the above-mentioned coded-image information according to coding processing to an adder 206, It is characterized by having the sequencer 300 for control as a control means which suspends a decryption of 1 or two or more coded-image information among the above-mentioned B pictures by controlling decryption processing with the above-mentioned decryption means from 1X at the time of high-speed gear change playback.

[0043] Namely, the sequencer 300 for control is made not to perform a decryption in the decryption circuit 202 concerned of the above-mentioned B picture by controlling the decryption circuit 202 of a variable-length sign mentioned later from 1X at the time of high-speed gear change playback. Here, as mentioned above, for example, when B picture will exist between [two] I or P picture, the sequencer 300 for control has realized gear change playback because it is made not to perform both two B pictures concerned or one decryption. For example, if it is made not to decrypt only one B picture, it will be more than standard reproduction speed, and will become reproducible [2 double less or equal (for example, about 1.5 times)], and if it is made not to decrypt both B pictures, it will become reproducible [3 times as much as standard reproduction speed]. However, in the case of this example, said disk 301 shall rotate at the rate which can respond to the 3X playback concerned at least.

[0044] Moreover, with this example equipment, although a decryption in the above-mentioned decryption circuit 202 is performed, if it is made not to display the signal of B picture after a decryption, the same gear change ***** will become possible. As an output means to output the signal after a decryption, for example, for example, the display control circuit 222 and frame memories FM1-FM4 which are mentioned later Because CPU303 controls based on information, such as a class of picture currently held in each frame memory later mentioned from the sequencer 300 for control, and a temporal reference number mentioned later At the thing it is made not to output the video signal of the above-mentioned B picture for (it is made not to display), the same gear change playback as **** is attained.

[0045] First, fundamental actuation of the picture reproducer of this example is explained, and actuation of playback more than the standard reproduction speed in this equipment is explained after that.

[0046] In this drawing 1, the animation sequence by which record was carried out [above-

mentioned] is read by the CD-ROM controller 302 by which CPU303 controls actuation, and the video bit stream of MPEG1 by which the error correction was carried out is taken out from the disk (namely, the so-called video CD) 301 which is the so-called CD-ROM on which the animation sequence of a format of MPEG1 was recorded.

[0047] The video bit stream of MPEG1 outputted from the above-mentioned CD-ROM controller 302 is sent to the configuration after the bit stream buffer 201 of the next step which decodes the bit stream of MPEG1 concerned. Once it consists of a frame memory and the bit stream buffer 201 concerned stores the video bit stream of MPEG1 by which supply was carried out [above-mentioned], it is read, and it is sent to the decryption circuit 202 of a variable-length sign.

[0048] The decryption circuit 202 of the variable-length sign concerned carries out the variable-length decryption of the data supplied from the above-mentioned bit stream buffer 201, and sends the DCT multiplier, quantization step information, etc. on an image which were decoded to the reverse quantization circuit 203. In the reverse quantization circuit 203, reverse quantization processing corresponding to the quantization in the case of coding is performed, and reverse DCT processing corresponding to DCT in the case of coding is further performed in the next reverse DCT circuit 204. All of these processings are performed per macro block mentioned above.

[0049] Moreover, the sequencer 300 for control performs error recovery processing for change-over control of each switches S1-S6 mentioned later with a line in response to the error recovery bit from the decryption circuit 202 of a variable-length sign in response to the decryption circuit 202 lost-motion vector of a variable-length sign, picture type information, etc. Moreover, when performing gear change playback more than standard reproduction speed, the sequencer 300 for control concerned controls the above-mentioned decryption circuit 202, and performs also making it be made not to perform 1 or two or more decryptions of B picture, as mentioned above in the decryption circuit 202 concerned. In addition, the sequencer 300 for control concerned sends a change-over control signal to each switches S1-S6 through terminals 321-326.

[0050] The output from the above-mentioned reverse DCT circuit 204 is sent also to an adder 206 while it is supplied to one switched terminal tA of a change-over switch S5. The change-over switch S5 concerned is outputted as it is, when the supplied data are data of a macro block of I picture, and when it is data of a macro block picture type [other], it outputs the data supplied from the adder 206.

[0051] The output data of the above-mentioned change-over switch S5 are sent to the common connection terminal of change-over-switch S4. The change-over-switch S4 concerned is connected with the data input terminal of frame memories FM1-FM4 with which the switched terminals t1-t4 correspond, respectively, and the terminals t1-t4 switched [these] are switched one by one.

[0052] The sequential storage of the data sent to frame memories FM1-FM4 one by one through the above-mentioned change-over-switch S4 is carried out at these frame memories FM1-FM4, and the these-memorized data come to be used for reappearance and a display of an image after that. That is, the data of I picture are used for image reappearance as it is among the data memorized by these frame memories FM1-FM4, and the data of other pictures are used for restoration of the image data (data of P or B picture) behind inputted into the above-mentioned adder 206. In addition, writing and read-out are controlled by the writing / read-out control signal by which each frame memories FM1-FM4 are supplied from the sequencer 300 for control through a terminal 311.

[0053] The data read from each above-mentioned frame memories FM1-FM4 are sent to the switched terminals t1-t4 with which change-over switches S1-S3 correspond, respectively. A switch is performed according to the class of macro block which processes these change-over switches S1-S3 as well as switch S4 and S5.

[0054] Here, the output of change-over switches S1 and S2 is sent to the switched terminals tf and tb with which it is sent to the half pixel processing circuit 216,218 through the memory readout circuitry 215,217 as a buffer, and half pixel processing which sets the number of pixels to one half here is performed, it is sent to an adder 219, and ** or a change-over switch S6 corresponds, respectively. The output of an adder 219 is also sent to the switched terminal tfb with which a change-over switch S6 corresponds. The output from the above-mentioned change-over switch S6 is sent to the above-mentioned adder 206. The output of this adder 206 is sent to the switched terminal tB of a switch S5.

[0055] Moreover, the output of the above-mentioned change-over switch S3 serves as restored image data, and is sent to the display control circuit 222. The output from the display control circuit 222 is sent to a latter configuration (for example, monitoring device) as an output video signal from a terminal 223.

[0056] Furthermore, from the above-mentioned control sequencer 300, information, such as a class of picture currently held in each frame memory and a temporal reference number mentioned later, is sent to a memory register 312, and the above-mentioned information is sent to CPU303 through a terminal 313 from the memory register 312 concerned. Therefore, CPU303 can know easily the picture class in each above-mentioned frame memory etc. by reading the contents held at the above-mentioned memory register 312. In case CPU303 performs playback more than standard reproduction speed, it is made to perform writing / read-out control of each frame memory by using the information on this memory register 312.

[0057] moreover, the Normal play mode which is described below as a playback mode in picture reproducer of this example which was mentioned above and intra -- various playback modes, such as play mode, still play (pause) mode, one-frame play mode, IP-play (IP-scan) mode, IPB1-play mode and IPB2-play mode, and a direct mode, can be chosen now.

[0058] The above-mentioned Normal play mode is the mode which carries out sequential decoding and displays the bit stream written in the disk and in which a rate usually carries out forward direction playback. the above -- intra -- play mode is a playback mode which decodes only I picture in a bit stream, and skips the other picture, for example, is used at the time of a rapid traverse. In the above-mentioned still play mode, when the command concerned is written in, decoding actuation of a bit stream stops and is in pause mode fixed to the screen by which it is indicated by current. The above-mentioned one-frame play mode is the mode for the so-called coma delivery from which the following frame will be decoded if this command is written in in the state of a pause, and it moves to the display of the following frame. The above-mentioned IP-play (IP scan) mode is a playback mode which decodes only I picture and P picture, and skips B picture, for example, is used at the time of rapid-traverse playback of the 1 above-mentionedX or more. The above-mentioned IPB1-play mode and IPB2-play mode are the modes which decode I picture and P picture and decode only either among B pictures of two sheets in addition to this. These IPB(s)1-play mode and IPB2-play mode are also used for playback of the 1 above-mentionedX or more. Temporal reference number to which the above-mentioned direct mode expresses the information in the picture layer specified from the host computer (CPU) (temporal_reference number (tmpN)) It is the mode which decodes and displays the shown picture. In this direct mode, only I picture and P picture are decoded until the picture of the above-mentioned temporal reference number is found.

[0059] Next, the case where reproduction speed more than standard reproduction speed is realized in the picture reproducer of this invention example is explained.

[0060] Here, in the following examples, when the sequence of the bit stream supplied to the bit stream buffer 201 becomes like I0 ->B1 ->B-2->P3 ->B4->B5->P6 ->B7 ->B8 ->P9 ->B10 ->B11 ->P12 ->B13 ->B14, the case where playback more than the above-mentioned standard reproduction speed is performed is explained. In addition, the sequence of the display display at the time of forward direction playback of the above-mentioned bit stream is set to B1 ->B-2->I0 ->B4->B5->P3 ->B7 ->B8 ->P6 ->B10 ->B11 ->P9 ->B13 ->B14 ->P12.

[0061] Moreover, this example equipment explains the playback using the frame memory (FM1-FM3) which can memorize image 3 region. That is, in this example, in the configuration of drawing 1, only frame memories FM1, FM2, and FM3 are used, and it twists using a frame memory FM 4 (or it does not have), and is made like. in addition, the switch S1 in this case - S4 use only the switched terminals t1-t3 (or [not using the switched terminal t4] -- or it does not have).

[0062] In such an example, at the time of the animation playback by the standard speed of the usual forward direction, as shown in Table 1, as shown in Table 1, while the above-mentioned sequencer 300 for control performs change-over control to each ***** terminal of each switches S1-S6, CPU303 also uses three frame memories FM1, FM2, and FM3. The class and sequence of the picture which will be displayed on the class and sequence of the picture held at each frame memories FM1-FM3, and a display, and the switched terminal chosen with each switches S1-S6, respectively are expressed to this table 1. In addition, although a setup of the switched terminal of switches S5 and S6

changes within a picture, the typical thing is shown in Table 1.

[0063]

[Table 1]

		順番															
フレームメモリ	FM1	IO				P6				P12							
	FM2	P3				P9								P15			
	FM3	B1	B2	B4	B5	B7	B8	B10	B11	B13	B14						
ディスプレイ	表示	B1	B2	IO	B4	B5	P3	B7	B8	P6	B10	B11	P9	B13	B14	P12	
スイッチ	S1	x	t2	t2	t1	t1	t1	t2	t2	t2	t1	t1	t1	t2	t2	t2	t1
	S2	x	t1	t1	x	t2	t2	x	t1	t1	x	t2	t2	x	t1	t1	x
	S3	x	t3	t3	t1	t3	t3	t2	t3	t3	t1	t3	t3	t2	t3	t3	t1
	S4	t1	t3	t3	t2	t3	t3	t1	t3	t3	t2	t3	t3	t1	t3	t3	t2
	S5	tA	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB
	S6	x	tfb	tfb	tf	tfb	tfb	tf	tfb	tfb	tf	tfb	tfb	tf	tfb	tfb	tf

[0064] In performing playback more than **** as the 1st example to this table 1 (for example, it reproduces by 3X), it makes it be the following. In this 3X playback, as shown in Table 2, the sequencer 300 for control carries out change-over control of the change-over switches S1-S6, while controlling it not to decode B picture in the decryption circuit 202, and further, CPU303 also controls writing/read-out of frame memories FM1-FM3, as shown in Table 2.

[0065]

[Table 2]

		順番					
フ レ メ ー モ ー リ	FM1	IO	P6		P12		
	FM2	P3		P9		P15	
	FM3						
デ ィ ス プ レイ	表示	IO	P3	P6	P9	P12	
ス イ ッ チ	S1	x	t1	t2	t1	t2	t1
	S2	x	x	x	x	x	x
	S3	x	t1	t2	t1	t2	x
	S4	t1	t2	t1	t2	t1	t2
	S5	tA	tB	tB	tB	tB	tB
	S6	x	tf	tf	tf	tf	tf

[0066] That is, in this table 2, B picture is skipped and it reproduces (for example, it does not decrypt). the picture which will be displayed on a display (monitor) according to this -- IO->P3->P6->P9->P12-> -- it becomes and becomes reproducible [3 times as many as this] to the case of Table 1.

[0067] next, in being for example, more than standard reproduction speed and performing playback below **** as the 2nd example to the above-mentioned table 1 (for example, it reproduces by about 1.5 times) As shown in Table 3, the sequencer 300 for control carries out change-over control of the change-over switches S1-S6, while controlling it not to decode one side among B pictures, and further, CPU303 also controls writing/read-out of frame memories FM1-FM3, as shown in Table 3.

[0068]

[Table 3]

		順 番											
フ レ メ ー モ ム リ	FM1	IO				P6				P12			
	FM2	P3				P9				P15			
	FM3	B2		B5		B8		B11		B14			
デ ィ ス プ レイ	表示	B2	IO	B5	P3	B8	P6	B11	P9	B14	P12		
ス イ ッ チ	S1	x	t2	t1	t1	t2	t2	t1	t1	t2	t2	t1	
	S2	x	t1	x	t2	x	t1	x	t2	x	t1	x	
	S3	x	t3	t1	t3	t2	t3	t1	t3	t2	t3	t1	
	S4	t1	t3	t2	t3	t1	t3	t2	t3	t1	t3	t2	
	S5	tA	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	
	S6	x	tfb	tf	tfb	tf	tfb	tf	tfb	tf	tfb	tf	

[0069] That is, in this table 3, one side of two B pictures between I or P picture is skipped, and it reproduces (for example, it does not decrypt) the picture which is displayed on a display according to this -- for example, B-2->IO->B5->P3->B8->P6->B11->P9->B14->P12-> -- it becomes and becomes reproducible [about 1.5 times as many as this] to the case of Table 1. In addition, in the case of the example of this table 3, it can be set up any are skipped between the two above-mentioned B pictures because the sequencer 300 for control and CPU303 get to know information, such as a class of picture from the above-mentioned decryption circuit 202, and a temporal reference number.

[0070] Moreover, although the case where B picture of two sheets exists between I or P picture is mentioned as the example in the example mentioned above When one sheet, three sheets, or B picture beyond it will exist between the I concerned or P picture By changing the number of sheets of B picture which skips and is reproduced, gear change playback of the rate of the arbitration according to the number of B pictures which have off the number not only of the 3 above-mentioned times or 1.5 times but I and P pictures read is attained.

[0071] Moreover, when B picture of two or more sheets will exist between I or P picture, what (the number of B pictures between I or P picture is changed) the number of B pictures which skip and are reproduced is changed into arbitration also for between each I and P picture is possible.

[0072] Furthermore, although explanation of Table 1 - 3 mentioned above has described the example for which FM1-three FM 3 use a frame memory, even when four frame memories to frame memories FM1-FM4 are used, high-speed playback is possible similarly.

[0073]

[Effect of the Invention] Since the coded-image information which is not used for correlation between images in this invention does not influence a decryption of the coded-image information on subsequent even if it does not decrypt it and does not output it again, it is suspending a decryption or the output of 1 of the coded-image information which is not used for correlation between images, or two or more coded-image information, and can realize high-speed gear change playback easily and easily from 1X by the control means as mentioned above.

[Translation done.]

(11)特許出願公開番号

特開平8-98142

(43)公開日 平成8年(1996)4月12日

(51) Int.Cl.⁶

・識別記号

室内整理番号

FI

技術表示箇所

H 0 4 N 5/92
 5/93
 7/32

H 0 4 N 5/ 92

H

5/ 93

Z

審査請求 未請求 請求項の数2 OL (全 9 頁) 最終頁に続く

(21)出願番号 特願平6-235117

(22)出願日 平成6年(1994)9月29日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 細野 義雅

東京都品川区北品川6丁目7番35号 ソニ
一株式会社内

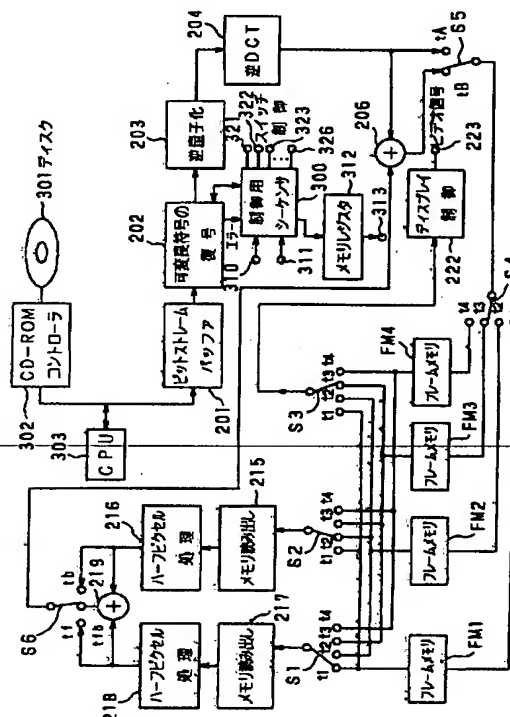
(74)代理人 弁理士 小池 晃 (外2名)

(54) 【発明の名称】 画像再生装置

(57) 【要約】

【構成】 符号化画像情報を符号化処理に応じて復号化する可変長符号の復号化回路２０２から加算器２０６までの構成と、１倍速より高速の変速再生時には復号化処理を制御することによってＢピクチャのうち１又は複数の符号化画像情報の復号化を停止する制御用シーケンサ３００を有する。すなわち、制御用シーケンサ３００は、可変長符号の復号化回路２０２を制御することで、１倍速より高速の変速再生時にＢピクチャの当該復号化回路２０２での復号化を行わないようにする。

【効果】 標準再生速度以上の高速再生を簡単かつ容易に実現できる。



(8)

特開平8-98142

13

14

の図である。

【符号の説明】

202 可変長符号化の復号化回路

203 逆量子化回路

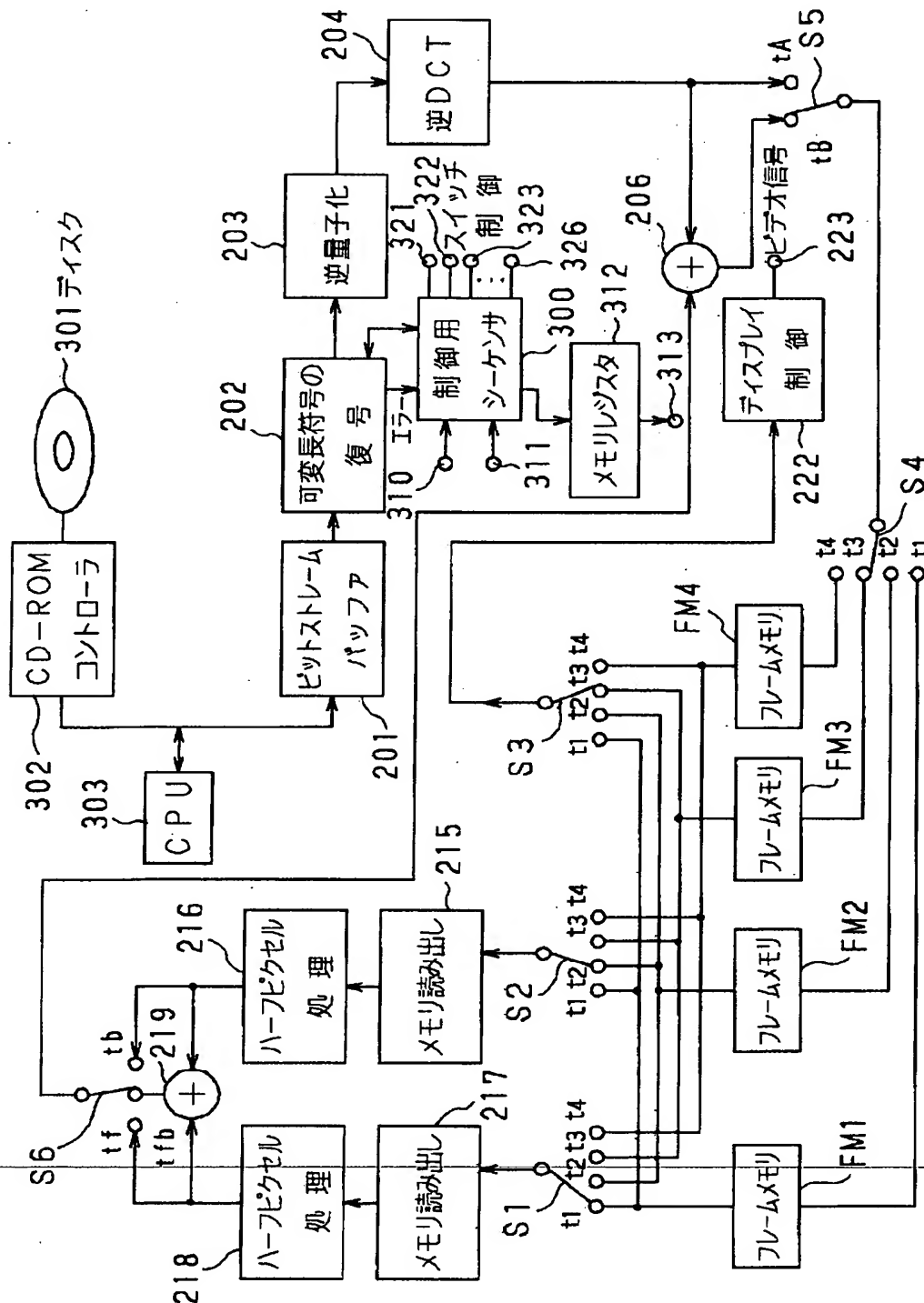
204 逆DCT回路

206 加算器

300 制御用シーケンサ

FM1~FM4 フレームメモリ

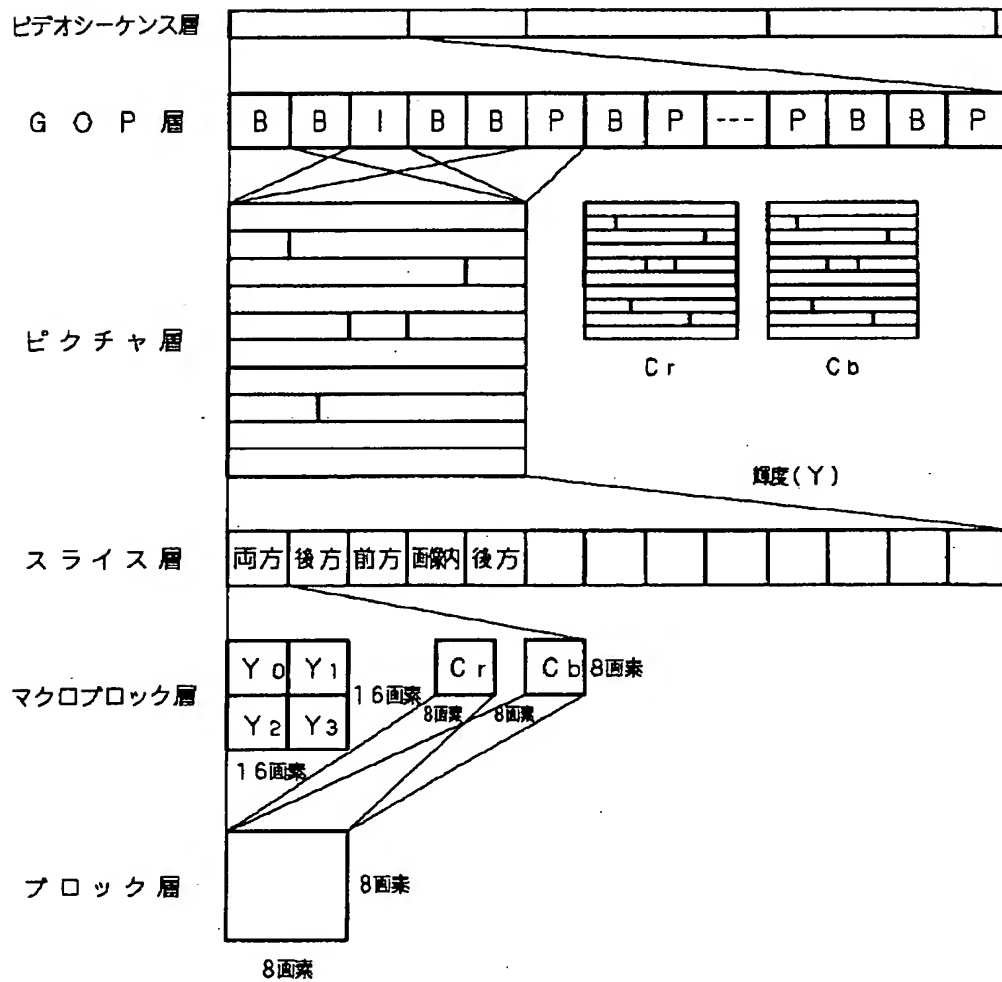
【図1】



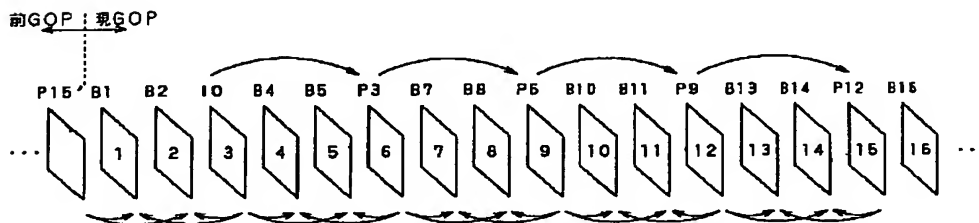
(9)

特開平8-98142

【図2】



【図3】



フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

F I

H 0 4 N 7/137

技術表示箇所

Z

【特許請求の範囲】

【請求項1】 画像間相関に利用される符号化画像情報の間に画像間相関に利用されない1以上の符号化画像情報が配されることになる所定シーケンスの、当該符号化画像情報から復号再生画像を得る画像再生装置において、

上記符号化画像情報を符号化処理に応じて復号化する復号化手段と、

上記復号化処理された画像情報を出力する出力手段と、1倍速より高速の変速再生時には、上記復号化手段での復号化処理又は上記出力手段の出力を制御することにより、画像間相関に利用されない符号化画像情報のうちの1又は複数の符号化画像情報の、復号化又は出力を停止する制御手段とを有することを特徴とする画像再生装置。

【請求項2】 上記画像間相関に利用される符号化画像情報は画像内符号化画像と前方予測符号化画像であり、上記画像間相関に利用されない符号化画像情報は両方向予測符号化画像であることを特徴とする請求項1記載の画像再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、フレーム間相関を利用して圧縮符号化された画像情報が記録された例えばいわゆるコンパクト・ディスクを使った読み出し専用メモリであるCD-ROMやCD-I（CD-インタラクティブ：CD-Interactive）などの情報記録媒体から、その圧縮符号化された画像情報を再生して復号化する画像再生装置に関する。

【0002】

【従来の技術】従来より、画像信号を圧縮符号化する手法としては、種々提案されているが、その一具体例として、例えば、カラー動画像符号化方式の国際標準化作業グループであるいわゆるMPEG（Moving Picture Expert Group）において規定された方式がある。すなわちこのMPEGにより規定された符号化方式は、いわゆるデジタルストレージメディア用の画像信号の高効率符号化方式であり、画像間の差分を取ることで時間軸方向の冗長度を落とし、その後、いわゆる離散コサイン変換（DCT）処理と可変長符号とを使用して空間軸方向の冗長度を落とすようにしている。

【0003】このMPEGによる符号化方式においては、フレームの画像を、後述するIピクチャ（イントラ符号化画像：Intra-coded picture）、Pピクチャ（前方予測符号化画像：Predictive-coded picture）又はBピクチャ（両方向予測符号化画像：Bidirectionally-coded picture）の3種類のピクチャのいずれかのピクチャとし、画像信号を圧縮符号化するようにしている。

【0004】ここで、I、P、Bの各ピクチャのうち、Iピクチャでは、1フレーム分の画像信号をそのまま符

号化して伝送する。これに対して、Pピクチャでは、基本的にはそれより時間的に先行するIピクチャ又はPピクチャの画像信号からの差分を符号化して伝送する。また、Bピクチャでは、基本的にはそれより時間的に先行するフレーム及び後行するフレームの両方の平均値からの差分を求め、その差分を符号化して伝送する。

【0005】また、上述したMPEGの符号化方式が扱うデータの構造は、図2に示すように、下から順に、ブロック層と、マクロブロック層と、スライス層と、ピクチャ層と、グループオブピクチャ（GOP：Group of Picture）層と、ビデオシーケンス層とからなる階層構造になっている。以下、この図2において下の層から順に簡単に説明する。

【0006】まず、上記ブロック層の単位ブロックは、輝度又は色差の隣合った8×8の画素（8ライン×8画素の画素）から構成される。DCT（離散コサイン変換）は、この単位ブロック毎にかけられる。

【0007】次に、上記マクロブロック層のマクロブロックは、左右及び上下に隣合った4つの輝度ブロック（輝度の単位ブロック）Y0、Y1、Y2、Y3と、画像上では上記輝度ブロックと同じ位置に当たる色差ブロック（色差の単位ブロック）Cr、Cbとの全部で6個のブロックで構成される。これらブロックの伝送の順は、Y0、Y1、Y2、Y3、Cr、Cbの順である。

【0008】上記スライス層は、画像の走査順に連なる1つ又は複数のマクロブロックで構成される。スライスの頭（ヘッダ）では画像内における動きベクトル及びDC（直流）成分の差分がリセットされ、また、最初のマクロブロックは画像内での位置を示すデータを持っており、したがってエラーが起こった場合でも復帰できるようになされている。

【0009】上記ピクチャ層において、ピクチャすなわち1枚1枚の画像は、少なくとも1つ又は複数の上記スライスから構成される。そして、それぞれが符号化の方式にしたがって、上記Iピクチャ、Pピクチャ、Bピクチャ、DCイントラ符号化画像（DC coded（D）picture）の4種類の画像に分類される。

【0010】ここで、上記Iピクチャでは、符号化される時にその画像1枚の中だけで閉じた情報のみを使用する。言い換えれば、復号化する時にIピクチャ自身の情報のみで画像が再構成できることになる。実際には、差分を取らずにそのままDCT処理して符号化を行う。

【0011】上記Pピクチャでは、予測画像（差分をとる基準となる画像）として、入力で時間的に前に位置し既に復号化されたIピクチャ又はPピクチャを使用する。

【0012】上記Bピクチャでは、予測画像として時間的に前に位置し既に復号化されたIピクチャ又はPピクチャ及び、時間的に後ろに位置し既に復号化されたIピクチャ又はPピクチャ、及びその両方から作られた補間

画像の3種類を使用する。

【0013】上記DCイントラ符号化画像(Dピクチャ)は、DCTのDC係数のみで構成されるイントラ符号化画像であり、他の3種の画像と同じシーケンスには存在できないものである。

【0014】上記グループオブピクチャ(GOP)層は、1又は複数枚のIピクチャと、0又は複数枚の非Iピクチャとから構成されている。ここで、上記Iピクチャの間隔及び、Iピクチャ又はBピクチャの間隔は自由である。また、Iピクチャ又はPピクチャの間隔は、当該グループオブピクチャ層の内部で変わってもよいものである。

【0015】上記ビデオシーケンス層は、画像サイズ、画像レート等が同じ1又は複数のグループオブピクチャ層から構成される。

【0016】上記方式による符号化データを復号化して表示する際の典型的な例を図3を用いて説明する。なお、この図3において、図中I0等はIピクチャを、図中B1、B2等はBピクチャを、図中P3、P6等はPピクチャを示しており、各ピクチャ内の番号は表示順を示している。これらのピクチャのグループ(group)は、以下の(1)～(15)・・・の順番でデコードされる。

【0017】(1) I0のピクチャを当該I0に対応する圧縮データのみからデコードする(フレーム内相関)。

【0018】(2) 上記デコードされたI0のピクチャと、B1に対応する圧縮データとからB1のピクチャをデコードする。なお、現在デコードしている現GOP以前にもGOP(前GOP)が存在する場合には当該前GOPのデコードされたPピクチャ(例えばP15'のピクチャ)及び現GOPのデコードされたI0のピクチャと、B1に対応する圧縮データとから、当該B1のピクチャをデコードする。

【0019】(3) 上記デコードされたI0のピクチャと、B2に対応する圧縮データとからB2のピクチャをデコードする。なお、前GOPが存在する場合には当該前GOPのデコードされたPピクチャ(P15'のピクチャ)及び現GOPのデコードされたI0のピクチャと、B2に対応する圧縮データとから、当該B2のピクチャをデコードする。

【0020】(4) 上記デコードされたI0のピクチャと、P3に対応する圧縮データとから、当該P3のピクチャをデコードする。

【0021】(5) 上記デコードされたI0のピクチャ及びデコードされたP3のピクチャと、B4に対応する圧縮データとから、当該B4のピクチャをデコードする。

【0022】(6) 上記デコードされたI0のピクチャ及びデコードされたP3のピクチャと、B5に対応する

圧縮データとから、当該B5のピクチャをデコードする。

【0023】(7) 上記デコードされたP3のピクチャと、P6に対応する圧縮データとから、当該P6のピクチャをデコードする。

【0024】(8) 上記デコードされたP3のピクチャ及びデコードされたP6のピクチャと、B7に対応する圧縮データとから、当該B7のピクチャをデコードする。

【0025】(9) 上記デコードされたP3のピクチャ及びデコードされたP6のピクチャと、B8に対応する圧縮データとから、当該B8のピクチャをデコードする。

【0026】(10) 上記デコードされたP6のピクチャと、P9に対応する圧縮データとから、当該P9のピクチャをデコードする。

【0027】(11) 上記デコードされたP6のピクチャ及びデコードされたP9のピクチャと、B10に対応する圧縮データとから、当該B10のピクチャをデコードする。

【0028】(12) 上記デコードされたP6のピクチャ及びデコードされたP9のピクチャと、B11に対応する圧縮データとから、当該B11のピクチャをデコードする。

【0029】(13) 上記デコードされたP9のピクチャと、P12に対応する圧縮データとから、当該P12のピクチャをデコードする。

【0030】(14) 上記デコードされたP9のピクチャ及びデコードされたP12のピクチャと、B13に対応する圧縮データとからB13のピクチャをデコードする。

【0031】(15) 上記デコードされたP9のピクチャ及びデコードされたP12のピクチャと、B14に対応する圧縮データとから、当該B14のピクチャをデコードする。以下同様に続く。

【0032】したがって、上述のようなデコードを行うために、デコーダに供給される圧縮データの順番は、I0→B1→B2→P3→B4→B5→P6→B7→B8→P9→B10→B11→P12→・・・のような順になっている。

【0033】上述したように、上記MPEGの方式の圧縮符号化ではフレーム間相関を利用してフレームを構築しており、復号化の際には前にデコードしたピクチャを利用して新たなピクチャを作り、その作られたピクチャが再度次のピクチャの構築に利用されている。また、MPEGの方式で圧縮符号化されたデータには、既にデコードされたピクチャから前のピクチャを再合成するためのデータは含まれておらず、データとして1方向のみのデータが記録伝送されている。

【0034】

【発明が解決しようとする課題】ところで、上述したMPEGの方式などのように、フレーム間相関を利用した映像信号圧縮技術において、標準再生速度（1倍速）以上の変速再生を行う方法としては、種々提案されているが、より簡単でかつ処理の容易な方法が望まれている。

【0035】そこで、本発明は、上述のような実情に鑑みて提案されたものであり、フレーム間相関を利用した映像信号圧縮技術において、標準再生速度以上の変速再生を簡単かつ容易に行うことができる画像再生装置を提供することを目的とするものである。

【0036】

【課題を解決するための手段】本発明は上述した目的を達成するために提案されたものであり、画像間相関に利用される符号化画像情報の間に画像間相関に利用されない1以上の符号化画像情報が配されることになる所定シーケンスの、当該符号化画像情報から復号再生画像を得る画像再生装置において、上記符号化画像情報を符号化処理に応じて復号化する復号化手段と、上記復号化処理された画像情報を出力する出力手段と、1倍速より高速の変速再生時には上記復号化手段での復号化処理又は上記出力手段の出力を制御することによって画像間相関に利用されない符号化画像情報のうちの1又は複数の符号化画像情報の、復号化又は出力を停止する制御手段とを有することを特徴とするものである。

【0037】ここで、上記画像間相関に利用される符号化画像情報は画像内符号化画像と前方予測符号化画像であり、上記画像間相関に利用されない符号化画像情報は両方向予測符号化画像である。

【0038】

【作用】本発明によれば、画像間相関に利用されない符号化画像情報は復号化しなくても又出力しなくても、その後の符号化画像情報の復号化には影響しない。このため、制御手段は、画像間相関に利用されない符号化画像情報のうちの1又は複数の符号化画像情報の復号化又は出力を停止することで、1倍速より高速の変速再生を実現している。

【0039】

【実施例】以下、図面を参照し、本発明の実施例について詳述する。

【0040】図1には本発明の画像再生装置の概略構成を示す。

【0041】本発明実施例の画像再生装置は、図1に示すように、所定単位であるGOP単位の動画シーケンスとして、例えばMPEG1のフォーマットの動画シーケンスが記録されてなる情報記録媒体である光ディスク301を再生し、当該MPEG1のフォーマットの動画ビットストリームを復号化して動画を復元するものである。

【0042】すなわち、本実施例の画像再生装置は、図1に示すように、上記MPEG1のフォーマットのよう

に画像間相関に利用される符号化画像情報（Iピクチャ又はPピクチャ）の間に画像間相関に利用されない1以上の符号化画像情報（Bピクチャ）が配されることになるシーケンスの当該符号化画像情報から復号再生画像を得る画像再生装置であって、上記符号化画像情報を符号化処理に応じて復号化する復号化手段としての可変長符号の復号化回路202から加算器206までの構成と、1倍速より高速の変速再生時には上記復号化手段での復号化処理を制御することによって上記Bピクチャのうち1又は複数の符号化画像情報の復号化を停止する制御手段としての制御用シーケンサ300を有することを特徴とするものである。

【0043】すなわち、制御用シーケンサ300は、例えば後述する可変長符号の復号化回路202を制御することで、1倍速より高速の変速再生時に上記Bピクチャの当該復号化回路202での復号化を行わないようにする。ここで、制御用シーケンサ300は、例えば前述したようにBピクチャがI又はPピクチャ間に2つ存在することになる場合には、当該2つのBピクチャの両方又は一方の復号化を行わないようにすることで変速再生を実現している。例えば、一方のBピクチャのみ復号化しないようにすれば、標準再生速度以上でかつ2倍以下（例えば1.5倍程度）の再生が可能となり、両方のBピクチャを復号化しないようにすれば、標準再生速度の3倍の再生が可能となる。ただし、本実施例の場合、前記ディスク301は少なくとも当該3倍速再生に対応できる速度で回転しているものとしている。

【0044】また、本実施例装置では、上記復号化回路202での復号化は行いが、復号化後のBピクチャの信号を表示しないようにすれば、同様の変速再生が可能となる。例えば、復号化後の信号を出力する出力手段としての例えば後述するディスプレイ制御回路222やフレームメモリFM1～FM4を、制御用シーケンサ300からの後述する各フレームメモリ内に保持しているピクチャの種類や後述するテンポラル・リファレンス・ナンバ等の情報に基づいてCPU303が制御することで、上記Bピクチャのビデオ信号を出力しないようにする（表示しないようにする）ことで、上述同様の変速再生が可能となる。

【0045】先ず、本実施例の画像再生装置の基本的動作について説明し、その後この装置における標準再生速度以上の再生の動作について説明する。

【0046】この図1において、MPEG1のフォーマットの動画シーケンスが記録されたいわゆるCD-ROMであるディスク（すなわちいわゆるビデオCD）301からは、CPU303が動作を制御するCD-ROMコントローラ302によって、上記記録された動画シーケンスが読み出され、誤り訂正されたMPEG1のビデオビットストリームが取り出される。

【0047】上記CD-ROMコントローラ302から

出力されたMPEG1のビデオビットストリームは、当該MPEG1のビットストリームをデコードする次段のビットストリームバッファ201以降の構成に送られる。当該ビットストリームバッファ201は例えばフレームメモリからなり、上記供給されたMPEG1のビデオビットストリームを一旦蓄えた後に読み出し、可変長符号の復号化回路202に送る。

【0048】当該可変長符号の復号化回路202は、上記ビットストリームバッファ201より供給されたデータを可変長復号化し、その復号された画像のDCT係数や量子化ステップ情報等を逆量子化回路203に送る。逆量子化回路203では符号化の際の量子化に対応する逆量子化処理が施され、さらに次の逆DCT回路204では符号化の際のDCTに対応する逆DCT処理が施される。これら処理は全て前述したマクロブロック単位で行われる。

【0049】また、制御用シーケンサ300は、可変長符号の復号化回路202から動きベクトル、ピクチャタイプ情報等を受けて、後述する各スイッチS1～S6の切換制御を行と共に、可変長符号の復号化回路202からのエラーリカバリビットを受けてエラーリカバリ処理を行う。また、当該制御用シーケンサ300は、標準再生速度以上の変速再生を行う場合、上記復号化回路202を制御し、当該復号化回路202において前述したようにBピクチャの1又は複数の復号化を行わないようにさせることも行う。なお、当該制御用シーケンサ300は、端子321～326を介して各スイッチS1～S6に切換制御信号を送る。

【0050】上記逆DCT回路204からの出力は、切換スイッチS5の一方の被切換端子tAに供給されると共に加算器206にも送られる。当該切換スイッチS5は、供給されたデータがIピクチャのマクロブロックのデータの場合にはそのまま出力し、他のピクチャタイプのマクロブロックのデータである場合には加算器206から供給されたデータを出力する。

【0051】上記切換スイッチS5の出力データは、切換スイッチS4の共通接続端子に送られる。当該切換スイッチS4は、被切換端子t1～t4がそれぞれ対応するフレームメモリFM1～FM4のデータ入力端子と接続されており、これら被切換端子t1～t4が順次切り換えられるようになっている。

【0052】上記切換スイッチS4を介してフレームメモリFM1～FM4に順次送られたデータは、これらフレームメモリFM1～FM4に順次記憶され、これら記憶されたデータがその後画像の再現や表示に使用されるようになる。すなわち、このフレームメモリFM1～FM4に記憶されたデータのうち、Iピクチャのデータはそのまま画像再現に使用され、その他のピクチャのデータは上記加算器206に後に入力される画像データ（P又はBピクチャのデータ）の復元のために使用される。

なお、各フレームメモリFM1～FM4は、端子311を介して制御用シーケンサ300から供給される書き込み／読み出し制御信号によって書き込み及び読み出しが制御される。

【0053】上記各フレームメモリFM1～FM4から読み出されたデータは、切換スイッチS1～S3のそれぞれ対応する被切換端子t1～t4に送られる。この切換スイッチS1～S3も、スイッチS4、S5同様に処理するマクロブロックの種類に応じて切り換えが行われるものである。

【0054】ここで、切換スイッチS1、S2の出力は、バッファとしてのメモリ読み出し回路215、217を介してハーフピクセル処理回路216、218に送られ、ここで画素数を1/2にするハーフピクセル処理が行われて加算器219に送られか又は切換スイッチS6のそれぞれ対応する被切換端子tf、tbに送られる。加算器219の出力も切換スイッチS6の対応する被切換端子tfbに送られる。上記切換スイッチS6からの出力は、上記加算器206に送られる。この加算器206の出力が、スイッチS5の被切換端子tBに送られる。

【0055】また、上記切換スイッチS3の出力は、復元された画像データとなってディスプレイ制御回路222に送られる。ディスプレイ制御回路222からの出力は、端子223から出力ビデオ信号として後段の構成（例えばモニタ装置）に送られる。

【0056】さらに、上記制御シーケンサ300からは、各フレームメモリ内に保持しているピクチャの種類や後述するテンポラル・リファレンス・ナンバ等の情報がメモリレジスタ312に送られ、当該メモリレジスタ312から端子313を介して上記情報がCPU303に送られるようになっている。したがって、CPU303は、上記メモリレジスタ312に保持された内容を読み取ることによって、上記各フレームメモリ内のピクチャ種類等を容易に知ることができる。CPU303は、標準再生速度以上の再生を実行する際に、このメモリレジスタ312の情報を利用することで、各フレームメモリの書き込み／読み出し制御等を行うようにしている。

【0057】また、上述したような本実施例の画像再生装置においては、再生モードとして例えば以下に述べるような、ノーマルプレイモード、イントラプレイモード、スチルプレイ（ポーズ）モード、1フレームプレイモード、IPプレイ（IPスキャン）モードと、IPB1プレイモード、IPB2プレイモード、ダイレクトモード等の各種再生モードが選べるようになっている。

【0058】上記ノーマルプレイモードとは、ディスクに書き込まれたビットストリームを順次デコードして表示する通常速度の順方向再生するモードである。上記イントラプレイモードとは、ビットストリーム内のIピク

チャのみをデコードし、それ以外のピクチャは読み飛ばす、例えば早送り時に使用する再生モードである。上記スチルプレイモードでは、当該コマンドを書き込むとビットストリームのデコード動作が止まり、現在表示されている画面に固定されるポーズモードである。上記1フレームプレイモードとは、ポーズ状態でこのコマンドを書き込むと次のフレームをデコードし、次のフレームの表示に移る、いわゆるコマ送りのためのモードである。上記IPプレイ(IPスキャン)モードとは、IピクチャとPピクチャのみをデコードし、Bピクチャは読み飛ばす、例えば上記1倍速以上の早送り再生時に使用する再生モードである。上記IPB1プレイモードとIPB2プレイモードとは、IピクチャとPピクチャをデコードし、これに加えて2枚のBピクチャのうちいずれか一方のみをデコードするモードである。これらIPB1プレイモードとIPB2プレイモードも、上記1倍速以上の再生に使用される。上記ダイレクトモードとは、ホストコンピュータ(CPU)から指定されたピクチャレイヤの中の情報を表すテンポラル・リファレンス・ナンバ(temporal _reference number(tmpN))が示すピクチャをデコードして表示するモードである。このダイレクトモードでは、上記テンポラル・リファレンス・ナンバのピクチャが見つかるまでは、Iピクチャ、Pピクチャのみデコードする。

【0059】次に、本発明実施例の画像再生装置において標準再生速度以上の再生速度を実現する場合について説明する。

【0060】ここで、以下の例では、ビットストリームバッファ201に供給されたビットストリームの順番がI0→B1→B2→P3→B4→B5→P6→B7→B

8→P9→B10→B11→P12→B13→B14のようになる場合において、上記標準再生速度以上の再生を行う場合について説明する。なお、上記ビットストリームの順方向再生時のディスプレイ表示の順番は、B1→B2→I0→B4→B5→P3→B7→B8→P6→B10→B11→P9→B13→B14→P12となる。

【0061】また、本実施例装置では、画像3面分を記憶できるフレームメモリ(FM1～FM3)を用いた再生について説明している。すなわち、この実施例では、図1の構成において例えばフレームメモリFM1、FM2、FM3のみ用い、フレームメモリFM4を使用しない(若しくは備えていない)ようにしている。なお、この場合のスイッチS1～S4は、被切換端子t1～t3のみ使用(被切換端子t4は使用しないか若しくは備えていない)する。

【0062】このような例において、通常の順方向の標準速度での動画再生時には、上記制御用シーケンサ300が各スイッチS1～S6の各被切換端子への切換制御を表1のように行くと共に、CPU303も3つのフレームメモリFM1、FM2、FM3を表1のように使用する。この表1には、各フレームメモリFM1～FM3に保持されるピクチャの種類とその順番、ディスプレイに表示されることになるピクチャの種類とその順番、各スイッチS1～S6でそれぞれ選ばれる被切換端子を表している。なお、スイッチS5、S6の被切換端子の設定はピクチャ内で変わるが、表1には代表的なものを示している。

【0063】

【表1】

		順 番																	
フ レ ー ム メ モ リ	FM1	IO		P6						P12									
	FM2	P3						P9						P15					
	FM3	B1	B2		B4	B5		B7	B8		B10	B11		B13	B14				
デ ィ ス プ レイ	表示	B1	B2	IO	B4	B5	P3	B7	B8	P6	B10	B11	P9	B13	B14	P12			
ス イ ッ チ	S1	x	t2	t2	t1	t1	t1	t2	t2	t2	t1	t1	t1	t2	t2	t2	t1		
	S2	x	t1	t1	x	t2	t2	x	t1	t1	x	t2	t2	x	t1	t1	x		
	S3	x	t3	t3	t1	t3	t3	t2	t3	t3	t1	t3	t3	t2	t3	t3	t1		
	S4	t1	t3	t3	t2	t3	t3	t1	t3	t3	t2	t3	t3	t1	t3	t3	t2		
	S5	tA	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB		
	S6	x	tfb	tfb	tf	tfb	tfb	tf	tfb	tfb	tf	tfb	tfb	tf	tfb	tfb	tf		

【0064】この表1に対して、第Iの具体例として、倍速以上の再生を行う(例えば3倍速で再生する場合)には以下のようにする。この3倍速再生の場合、制御用シーケンサ300は復号化回路202でBピクチャのデコードを行わないように制御すると共に切換スイッチS1～S6を表2のように切換制御し、さらにCPU303もフレームメモリFM1～FM3の書き込み/読み出

しを表2のように制御する。

【0065】

【表2】

		順番				
フレームメモリ	FM1	IO	P6	P12		
	FM2		P3	P9	P15	
	FM3					
ディスプレイ	表示	IO	P3	P6	P9	P12
スイッチ	S1	x	t1	t2	t1	t2
	S2	x	x	x	x	x
	S3	x	t1	t2	t1	t2
	S4	t1	t2	t1	t2	t1
	S5	tA	tB	tB	tB	tB
	S6	x	tf	tf	tf	tf

【0066】すなわち、この表2においては、Bピクチャを読み飛ばして（例えば復号化を行わない）再生す

る。これによれば、ディスプレイ（モニタ）に表示されることになるピクチャは、I0→P3→P6→P9→P12→・・・となり、表1の場合に対して3倍の再生が可能となる。

【0067】次に、上記表1に対して、第2の具体例として、例えば標準再生速度以上でかつ倍速以下の再生を行う（例えば1.5倍程度で再生する）場合には、制御用シーケンサ300はBピクチャのうち一方のデコードを行わないように制御すると共に切換スイッチS1～S6を表3のように切換制御し、さらにCPU303もフレームメモリFM1～FM3の書き込み/読み出しを表3のように制御する。

【0068】

【表3】

		順番										
フレームメモリ	FM1	IO				P6				P12		
	FM2			P3				P9			P15	
	FM3		B2		B5		B8		B11		B14	
ディスプレイ	表示	B2	IO	B5	P3	B8	P6	B11	P9	B14	P12	
スイッチ	S1	x	t2	t1	t1	t2	t2	t1	t1	t2	t2	t1
	S2	x	t1	x	t2	x	t1	x	t2	x	t1	x
	S3	x	t3	t1	t3	t2	t3	t1	t3	t2	t3	t1
	S4	t1	t3	t2	t3	t1	t3	t2	t3	t1	t3	t2
	S5	tA	tB	tB	tB	tB	tB	tB	tB	tB	tB	tB
	S6	x	tfb	tf	tfb	tf	tfb	tf	tfb	tf	tfb	tf

【0069】すなわち、この表3においては、I又はPピクチャ間の2つのBピクチャの一方を読み飛ばして（例えば復号化を行わない）再生する。これによれば、ディスプレイに表示されるピクチャは、例えば、B2→I0→B5→P3→B8→P6→B11→P9→B14→P12→・・・となり、表1の場合に対して約1.5倍の再生が可能となる。なお、この表3の例の場合、上記2つのBピクチャのうちいずれを読み飛ばすかは、制御用シーケンサ300やCPU303が上記復号化回路202からのピクチャの種類やテンポラル・リファレンス・ナンバ等の情報を知ることによって設定可能である。

【0070】また、上述した実施例では、I又はPピクチャ間に2枚のBピクチャが存在する場合を例に挙げているが、当該I又はPピクチャ間に1枚或いは3枚若しくはそれ以上のBピクチャが存在することになる場合には、読み飛ばして再生するBピクチャの枚数を変えることで、上記3倍や1.5倍に限らずI、Pピクチャの数を読み飛ばされるBピクチャの数に応じた任意の速度の変速再生が可能となる。

【0071】また、I又はPピクチャ間に複数枚のBピクチャが存在することになる場合において、読み飛ばして再生するBピクチャの数を各I又はPピクチャ間で任

意に変更する（I又はPピクチャ間のBピクチャの数を変更する）ことも可能である。

【0072】さらに、上述した表1～表3の説明では、フレームメモリをFM1～FM3の3つ使用する例について述べているが、フレームメモリFM1～FM4までの4つのフレームメモリを使用した場合でも同様に高速再生が可能である。

【0073】

【発明の効果】上述のように本発明においては、画像間相関に利用されない符号化画像情報は復号化しなくても又出力しなくても、その後の符号化画像情報の復号化には影響しないため、制御手段によって、画像間相関に利用されない符号化画像情報のうちの1又は複数の符号化画像情報の復号化又は出力を停止することで、1倍速より高速の変速再生を、容易かつ簡単に実現可能である。

【図面の簡単な説明】

【図1】本発明実施例の画像再生装置の概略構成を示すブロック回路図である。

【図2】MPEGの符号化方式が取り扱うデータの構造を説明するための図である。

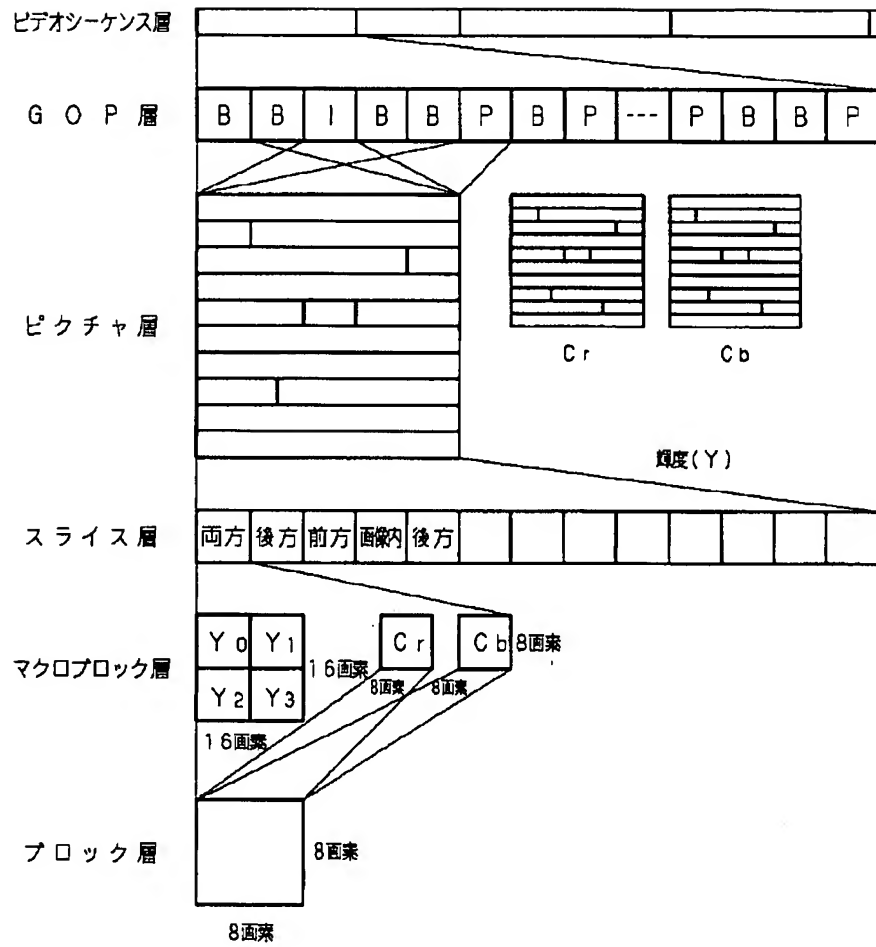
【図3】MPEGの符号化方式による符号化データを復号化して表示する際の典型的な例について説明するため

【符号の説明】

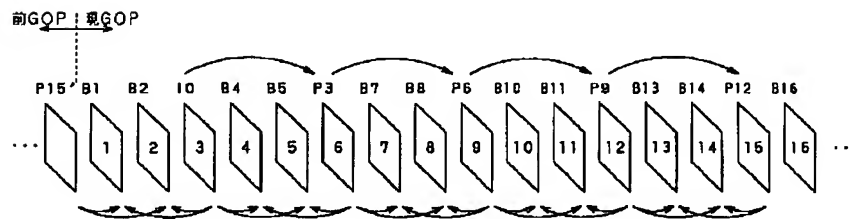
204 逆DCT回路
206 加算器
300 制御用シーケンサ
FM1～FM4 フレームメモリ

[illegible]

【図2】



【図3】



フロントページの続き

(51) Int. Cl. ⁶

識別記号

庁内整理番号

F I

H O 4 N 7/137

技術表示箇所

Z